



(12)发明专利申请

(10)申请公布号 CN 110310594 A

(43)申请公布日 2019.10.08

(21)申请号 201910661832.0

(22)申请日 2019.07.22

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 郑皓亮 玄明花 刘冬妮 丛宁

张振宇 袁丽君 欧阳义 商广良

(74)专利代理机构 北京安信方达知识产权代理有限公司 11262

代理人 解婷婷 曲鹏

(51)Int.Cl.

G09G 3/32(2016.01)

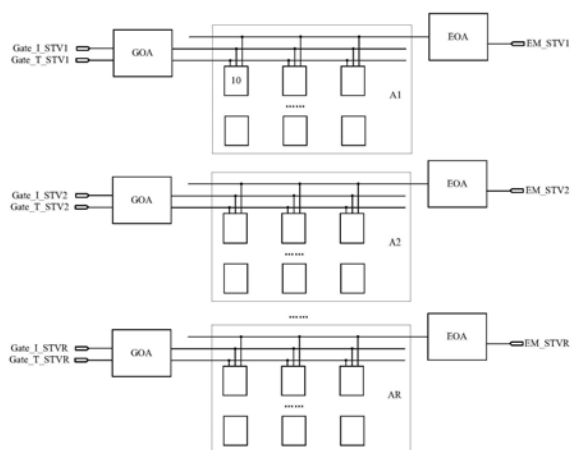
权利要求书2页 说明书8页 附图7页

(54)发明名称

一种显示面板和显示装置

(57)摘要

一种显示面板和显示装置,该显示面板包括:M行N列像素单元,显示面板沿列方向被划分为R个区域,第i个区域包括:第 $1+M(i-1)/R$ 行~第 Mi/R 行像素单元,显示面板还包括:M个移位寄存器、M个发光驱动器、R个发光控制扫描启动信号端、R个时长控制扫描驱动信号端和R个电流控制扫描启动信号端;其中,第i行像素单元分别与第i个移位寄存器和第i个发光驱动器连接,第i个区域中的第一行像素单元所连接的发光驱动器与第i个发光控制扫描启动信号端连接,所连接的移位寄存器分别与第i个时长控制扫描驱动信号端和第i个电流控制扫描启动信号端连接。本申请能够减少像素单元中像素电路的驱动过程所占时间,以增加Micro LED发光时间。



1. 一种显示面板,其特征在于,包括:M行N列像素单元,所述显示面板沿列方向被划分为R个区域,第i个区域包括:第 $1+M(i-1)/R$ 行~第 Mi/R 行像素单元,所述显示面板还包括:M个移位寄存器、M个发光驱动器、R个发光控制扫描启动信号端、R个时长控制扫描驱动信号端和R个电流控制扫描启动信号端;

其中,第i行像素单元分别与第i个移位寄存器和第i个发光驱动器连接,第i个区域中的第一行像素单元所连接的发光驱动器与第i个发光控制扫描启动信号端连接,第i个区域中的第一行像素单元所连接的移位寄存器分别与第i个时长控制扫描启动信号端和第i个电流控制扫描启动信号端连接, $1 \leq i \leq R, R \geq 2$ 。

2. 根据权利要求1所述的显示面板,其特征在于,所述像素单元包括:发光元件和用于驱动发光元件发光的像素电路;所述像素电路包括:电流控制子电路和时长控制子电路;

所述电流控制子电路,分别与复位信号端、第一电源端,发光控制端、电流控制数据信号端、电流控制扫描信号端、初始信号端和时长控制子电路连接,用于在复位信号端、发光控制端和电流控制扫描信号端的控制下,向时长控制子电路输出驱动电流;

所述时长控制子电路,分别与接地端、时长控制数据信号端、时长控制扫描信号端和发光元件连接,用于在时长控制扫描信号端的控制下,向发光元件提供驱动电流;

所述发光元件还与第二电源端连接。

3. 根据权利要求2所述的显示面板,其特征在于,对于每个像素单元,所述发光控制端与像素单元连接的发光驱动器连接,所述电流控制扫描信号端与像素单元连接的移位寄存器连接,所述时长控制扫描信号端与像素单元连接的移位寄存器连接。

4. 根据权利要求2所述的显示面板,其特征在于,所述电流控制子电路包括:第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、驱动晶体管和第一电容;

第一晶体管的控制极与复位信号端连接,第一晶体管的第一极与初始信号端连接,第一晶体管的第二极与第一节点连接;

第二晶体管的控制极与电流控制扫描信号端连接,第二晶体管的第一极与电流控制数据信号端连接,第二晶体管的第二极与第二节点连接;

第三晶体管的控制极与电流控制扫描信号端连接,第三晶体管的第一极与第一节点连接,第三晶体管的第二极与第三节点连接;

第四晶体管的控制极与发光控制端连接,第四晶体管的第一极与第一电源端连接,第四晶体管的第二极与第二节点连接;

第五晶体管的控制极与发光控制端连接,第五晶体管的第一极与第三节点连接,第五晶体管的第二极与第四节点连接;

驱动晶体管的控制极与第一节点连接,驱动晶体管的第一极与第二节点连接,驱动晶体管的第二极与第三节点连接;

第一电容的第一端与第一节点连接,第一电容的第二端与第一电源端连接。

5. 根据权利要求4所述的显示面板,其特征在于,所述时长控制子电路包括:第六晶体管、第七晶体管和第二电容;

第六晶体管的控制极与时长控制扫描信号端连接,第六晶体管的第一极与时长控制数据信号端连接,第六晶体管的第二极与第五节点连接;

第七晶体管的控制极与第五节点连接,第七晶体管的第一极与第四节点连接,第七晶

体管的第二极与发光元件连接；

第二电容的第一端与第五节点连接，第二电容的第二端与接地端连接。

6. 根据权利要求5所述的显示面板，其特征在于，所述发光元件为微型发光二极管；

微型发光二极管的阳极与第七晶体管的第二极连接，微型发光二极管的阴极与第二电源端连接。

7. 根据权利要求2提供的显示面板，其特征在于，所述显示面板包括： N 列数据线，第 j 列像素单元与第 j 列数据线连接，每列数据线包括：第一数据线和第二数据线， $1 \leq j \leq N$ ；

第奇数个区域中的像素单元中的电流控制数据信号端与第一数据线连接，第奇数个区域中的像素单元中的时长控制数据信号端与第二数据线连接；

第偶数个区域中的像素单元中的电流控制数据信号端与第二数据线连接，第偶数个区域中的像素单元中的时长控制数据信号端与第一数据线连接。

8. 根据权利要求7所述的显示面板，其特征在于，所述显示面板还包括：第一选择电路和第二选择电路；

所述第一选择电路包括： N 个第一选择控制端和 N 个第一选择开关，第 i 个第一选择开关分别与第 i 个第一选择控制端、第 i 列数据线的第二数据线和第二数据端连接；

所述第二选择电路包括： N 个第二选择控制端和 N 个第二选择开关，第 i 个第二选择开关分别与第 i 个第二选择控制端、第 i 列数据线的第二数据线和第二数据端连接。

9. 根据权利要求8所述的显示面板，其特征在于，当 $R=2$ 时，两个发光控制扫描启动信号端的输入信号相同，两个时长控制扫描启动信号端的输入信号相同，两个电流控制扫描启动信号端的输入信号相同。

10. 一种显示装置，其特征在于，包括：如权利要求1~9任一项所述的显示面板。

一种显示面板和显示装置

技术领域

[0001] 本文涉及显示技术领域,具体涉及一种显示面板和显示装置。

背景技术

[0002] 微型发光二极管(Micro Light-Emitting Diode,简称Micro LED)因其体积小、耗电量小、产品寿命长等优点有望成为下一代主流显示技术。

[0003] 相关技术中,显示产品包括:多个子像素,每个子像素中包括:Micro LED和像素电路,其中,像素电路用于为对应的子像素中的Micro LED提供驱动电流,以使得Micro LED发光,进而实现显示,另外,显示产品还包括移位寄存器和发光控制器,移位寄存器和发光控制器用于为像素电路提供的驱动信号,以实现像素电路的驱动过程。

[0004] 经发明人研究发现,相关技术中像素电路的驱动过程所占时间较长,使得Micro LED发光时间较少,影响了显示产品的显示品质,进而降低了显示产品的良品率。

发明内容

[0005] 本申请提供了一种显示面板和显示装置,能够减少像素电路的驱动过程所占时间,以增加Micro LED发光时间,提升了显示产品的显示品质,进而提高了显示产品的良品率。

[0006] 第一方面,本申请提供了一种显示面板,包括:M行N列像素单元,所述显示面板沿列方向被划分为R个区域,第i个区域包括:第 $1+M(i-1)/R$ 行~第 Mi/R 行像素单元,所述显示面板还包括:M个移位寄存器、M个发光驱动器、R个发光控制扫描启动信号端、R个时长控制扫描驱动信号端和R个电流控制扫描启动信号端;

[0007] 其中,第i行像素单元分别与第i个移位寄存器和第i个发光驱动器连接,第i个区域中的第一行像素单元所连接的发光驱动器与第i个发光控制扫描启动信号端连接,第i个区域中的第一行像素单元所连接的移位寄存器分别与第i个时长控制扫描启动信号端和第i个电流控制扫描启动信号端连接, $1 \leq i \leq R, R \geq 2$ 。

[0008] 可选地,所述像素单元包括:发光元件和用于驱动发光元件发光的像素电路;所述像素电路包括:电流控制子电路和时长控制子电路;

[0009] 所述电流控制子电路,分别与复位信号端、第一电源端,发光控制端、电流控制数据信号端、电流控制扫描信号端、初始信号端和时长控制子电路连接,用于在复位信号端、发光控制端和电流控制扫描信号端的控制下,向时长控制子电路输出驱动电流;

[0010] 所述时长控制子电路,分别与接地端、时长控制数据信号端、时长控制扫描信号端和发光元件连接,用于在时长控制扫描信号端的控制下,向发光元件提供驱动电流;

[0011] 所述发光元件还与第二电源端连接。

[0012] 可选地,对于每个像素单元,所述发光控制端与像素单元连接的发光驱动器连接,所述电流控制扫描信号端与像素单元连接的移位寄存器连接,所述时长控制扫描信号端与像素单元连接的移位寄存器连接。

[0013] 可选地,所述电流控制子电路包括:第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、驱动晶体管和第一电容;

[0014] 第一晶体管的控制极与复位信号端连接,第一晶体管的第一极与初始信号端连接,第一晶体管的第二极与第一节点连接;

[0015] 第二晶体管的控制极与电流控制扫描信号端连接,第二晶体管的第一极与电流控制数据信号端连接,第二晶体管的第二极与第二节点连接;

[0016] 第三晶体管的控制极与电流控制扫描信号端连接,第三晶体管的第一极与第一节点连接,第三晶体管的第二极与第三节点连接;

[0017] 第四晶体管的控制极与发光控制端连接,第四晶体管的第一极与第一电源端连接,第四晶体管的第二极与第二节点连接;

[0018] 第五晶体管的控制极与发光控制端连接,第五晶体管的第一极与第三节点连接,第五晶体管的第二极与第四节点连接;

[0019] 驱动晶体管的控制极与第一节点连接,驱动晶体管的第一极与第二节点连接,驱动晶体管的第二极与第三节点连接;

[0020] 第一电容的第一端与第一节点连接,第一电容的第二端与第一电源端连接。

[0021] 可选地,所述时长控制子电路包括:第六晶体管、第七晶体管和第二电容;

[0022] 第六晶体管的控制极与时长控制扫描信号端连接,第六晶体管的第一极与时长控制数据信号端连接,第六晶体管的第二极与第五节点连接;

[0023] 第七晶体管的控制极与第五节点连接,第七晶体管的第一极与第四节点连接,第七晶体管的第二极与发光元件连接;

[0024] 第二电容的第一端与第五节点连接,第二电容的第二端与接地端连接。

[0025] 可选地,所述发光元件为微型发光二极管;

[0026] 微型发光二极管的阳极与第七晶体管的第二极连接,微型发光二极管的阴极与第二电源端连接。

[0027] 可选地,所述显示面板包括:N列数据线,第j列像素单元与第j列数据线连接,每列数据线包括:第一数据线和第二数据线, $1 \leq j \leq N$;

[0028] 第奇数个区域中的像素单元中的电流控制数据信号端与第一数据线连接,第奇数个区域中的像素单元中的时长控制数据信号端与第二数据线连接;

[0029] 第偶数个区域中的像素单元中的电流控制数据信号端与第二数据线连接,第偶数个区域中的像素单元中的时长控制数据信号端与第一数据线连接。

[0030] 可选地,所述显示面板还包括:第一选择电路和第二选择电路;

[0031] 所述第一选择电路包括:N个第一选择控制端和N个第一选择开关,第i个第一选择开关分别与第i个第一选择控制端、第i列数据线的第二数据线和第二数据端连接;

[0032] 所述第二选择电路包括:N个第二选择控制端和N个第二选择开关,第i个第二选择开关分别与第i个第二选择控制端、第i列数据线的第二数据线和第二数据端连接。

[0033] 可选地,当 $R=2$ 时,两个发光控制扫描启动信号端的输入信号相同,两个时长控制扫描启动信号端的输入信号相同,两个电流控制扫描启动信号端的输入信号相同。

[0034] 第二方面,本申请还提供一种显示装置,包括:上述显示面板。

[0035] 本申请提供一种显示面板和显示装置,其中,显示面板包括:M行N列像素单元,显

示面板沿列方向被划分为R个区域,第i个区域包括:第 $1+M(i-1)/R$ 行~第 Mi/R 行像素单元,显示面板还包括:M个移位寄存器、M个发光驱动器、R个发光控制扫描启动信号端、R个时长控制扫描驱动信号端和R个电流控制扫描启动信号端;其中,第i行像素单元分别与第i个移位寄存器和第i个发光驱动器连接,第i个区域中的第一行像素单元所连接的发光驱动器与第i个发光控制扫描启动信号端连接,第i个区域中的第一行像素单元所连接的移位寄存器分别与第i个时长控制扫描启动信号端和第i个电流控制扫描启动信号端连接, $1 \leq i \leq R$, $R \geq 2$ 。本申请通过将显示面板进行分区,并采用不同的启动信号端来驱动不同区域的像素单元连接的移位寄存器和发光控制器,能够减少像素单元中像素电路的驱动过程所占时间,以增加Micro LED发光时间,提升了显示产品的显示品质,进而提高了显示产品的良品率。

[0036] 本申请的其它特征和优点将在随后的说明书中阐述,并且,部分地从说明书中变得显而易见,或者通过实施本申请而了解。本申请的其他优点可通过在说明书、权利要求书以及附图中所描述的方案来实现和获得。

附图说明

[0037] 附图用来提供对本申请技术方案的理解,并且构成说明书的一部分,与本申请的实施例一起用于解释本申请的技术方案,并不构成对本申请技术方案的限制。

[0038] 图1为本申请实施例提供的显示面板的结构示意图;

[0039] 图2为本申请实施例提供的像素电路的结构示意图;

[0040] 图3为本申请实施例提供的像素电路的等效电路图;

[0041] 图4为本申请实施例提供的像素电路的工作时序图;

[0042] 图5为本申请实施例提供的显示面板的结构示意图二;

[0043] 图6为本申请实施例提供的显示面板的结构示意图三;

[0044] 图7为图6对应的显示面板的工作时序图。

具体实施方式

[0045] 本申请描述了多个实施例,但是该描述是示例性的,而不是限制性的,并且对于本领域的普通技术人员来说显而易见的是,在本申请所描述的实施例包含的范围内可以有更多的实施例和实现方案。尽管在附图中示出了许多可能的特征组合,并在具体实施方式中进行了讨论,但是所公开的特征的许多其它组合方式也是可能的。除非特意加以限制的情况以外,任何实施例的任何特征或元件可以与任何其它实施例中的任何其他特征或元件结合使用,或可以替代任何其它实施例中的任何其他特征或元件。

[0046] 本申请包括并设想了与本领域普通技术人员已知的特征和元件的组合。本申请已经公开的实施例、特征和元件也可以与任何常规特征或元件组合,以形成由权利要求限定的独特的发明方案。任何实施例的任何特征或元件也可以与来自其它发明方案的特征或元件组合,以形成另一个由权利要求限定的独特的发明方案。因此,应当理解,在本申请中示出和/或讨论的任何特征可以单独地或以任何适当的组合来实现。因此,除了根据所附权利要求及其等同替换所做的限制以外,实施例不受其它限制。此外,可以在所附权利要求的保护范围内进行各种修改和改变。

[0047] 此外,在描述具有代表性的实施例时,说明书可能已经将方法和/或过程呈现为特

定的步骤序列。然而,在该方法或过程不依赖于本文所述步骤的特定顺序的程度上,该方法或过程不应限于所述的特定顺序的步骤。如本领域普通技术人员将理解的,其它的步骤顺序也是可能的。因此,说明书中阐述的步骤的特定顺序不应被解释为对权利要求的限制。此外,针对该方法和/或过程的权利要求不应限于按照所写顺序执行它们的步骤,本领域技术人员可以容易地理解,这些顺序可以变化,并且仍然保持在本申请实施例的精神和范围内。

[0048] 除非另外定义,本发明实施例公开使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述的对象的位置改变后,则该相对位置关系也可能相应地改变。

[0049] 本申请一些提供了一种显示面板,图1为本申请实施例提供的显示面板的结构示意图一,如图1所示,本申请实施例提供的显示面板包括:M行N列像素单元10,显示面板沿列方向被划分为R个区域A1~AR,第i个区域包括:第 $1+M(i-1)/R$ 行~第 Mi/R 行像素单元,显示面板还包括:M个移位寄存器GOA、M个发光驱动器EOA、R个发光控制扫描启动信号端EM_STV1~EM_STVR、R个时长控制扫描驱动信号端Gate_I_STV1~Gate_I_STVR和R个电流控制扫描启动信号端Gate_I_STV1~Gate_I_STVR。

[0050] 其中,第i行像素单元分别与第i个移位寄存器和第i个发光驱动器连接,第i个区域中的第一行像素单元所连接的发光驱动器EOA与第i个发光控制扫描启动信号端EM_STVi连接,第i个区域中的第一行像素单元所连接的移位寄存器GOA分别与第i个时长控制扫描启动信号端Gate_T_STVi和第i个电流控制扫描启动信号端Gate_I_STVi连接, $1 \leq i \leq R, R \geq 2$ 。

[0051] 具体的,移位寄存器GOA包括输入端,发光驱动器EOA包括输入端,其中,第i个发光控制扫描启动信号端EM_STVi与第i个区域中的第一行像素单元所连接的发光驱动器EOA的输入端连接,第i个时长控制扫描启动信号端Gate_T_STVi和第i个电流控制扫描启动信号端Gate_I_STVi与第i个区域中的第一行像素单元所连接的移位寄存器GOA的输入端连接。

[0052] 需要说明的是,位于同一区域的像素单元所连接的M/R个移位寄存器级联,位于同一区域的像素单元所连接的M/R个发光驱动器级联。

[0053] 需要说明的是,R为大于等于2的正整数,R的取值具体根据实际需求确定,本申请实施例对此不作任何限定。

[0054] 本申请实施例通过对显示面板进行分区,采用不同的启动信号驱动不同区域的像素单元连接的移位寄存器和发光控制器,使得同一时间内能够同时驱动R行像素单元,将驱动过程的所占用的时间减少至 T/R ,T为相关技术中一帧内驱动过程所占用的时间,以提升刷新频率。

[0055] 本申请实施例提供的显示面板包括:M行N列像素单元,显示面板沿列方向被划分为R个区域,第i个区域包括:第 $1+M(i-1)/R$ 行~第 Mi/R 行像素单元,显示面板还包括:M个移位寄存器、M个发光驱动器、R个发光控制扫描启动信号端、R个时长控制扫描驱动信号端和R

个电流控制扫描启动信号端;其中,第 i 行像素单元分别与第 i 个移位寄存器和第 i 个发光驱动器连接,第 i 个区域中的第一行像素单元所连接的发光驱动器与第 i 个发光控制扫描启动信号端连接,第 i 个区域中的第一行像素单元所连接的移位寄存器分别与第 i 个时长控制扫描启动信号端和第 i 个电流控制扫描启动信号端连接, $1 \leq i \leq R, R \geq 2$ 。本申请通过将显示面板进行分区,并采用不同的启动信号端来驱动不同区域的像素单元连接的移位寄存器和发光控制端,能够减少像素单元中像素电路的驱动过程所占时间以增加Micro LED发光时间,提升了显示产品的显示品质,进而提高了显示产品的良品率。

[0056] 可选地,本申请实施例提供的像素单元包括:发光元件和用于驱动发光元件发光的像素电路。

[0057] 图2为本申请实施例提供的像素电路的结构示意图,如图2所示,本申请实施例提供的像素电路包括:电流控制子电路和时长控制子电路。

[0058] 具体的,电流控制子电路,分别与复位信号端RST、第一电源端VDD,发光控制端EM、电流控制数据信号端Data_I、电流控制扫描信号端Gate_I、初始信号端Vini和时长控制子电路连接,用于在复位信号端RST、发光控制端EM和电流控制扫描信号端Gate_I的控制下,向时长控制子电路输出驱动电流;时长控制子电路,分别与接地端GND、时长控制数据信号端Data_T、时长控制扫描信号端Gate_T和发光元件连接,用于在时长控制扫描信号端Gate_T的控制下,向发光元件提供驱动电流。

[0059] 其中,发光元件,还与第二电源端VSS连接。

[0060] 可选地,发光元件为微型发光二极管Micro LED, Micro LED的阳极与时长控制子电路连接, Micro LED的阴极与第二电源端VSS连接。

[0061] 本实施例中,第一电源端VDD持续提供高电平信号,第二电源端VSS持续提供低电平信号。

[0062] 具体的,每个像素单元中的发光控制端EM与像素单元连接的发光驱动器EOA连接,即每个像素单元中的发光控制端EM的信号由像素单元连接的发光驱动器EOA提供,电流控制扫描信号端Gate_I与像素单元连接的移位寄存器GOA连接,即每个像素单元中的电流控制扫描信号端Gate_I的信号由像素单元连接的移位寄存器GOA提供,时长控制扫描信号端Gate_T与像素单元连接的移位寄存器GOA连接,即每个像素单元中的时长控制扫描信号端Gate_T的信号由像素单元连接的移位寄存器GOA提供。

[0063] 具体的,发光驱动器EOA包括输出端,移位寄存器GOA包括输出端,对于每个像素单元,发光控制端EM与像素单元连接的发光驱动器EOA的输出端连接,电流控制扫描信号端Gate_I与像素单元连接的移位寄存器GOA的输出端连接,时长控制扫描信号端Gate_T与像素单元连接的移位寄存器GOA的输出端连接。

[0064] 本申请实施例通过向每个区域的第一像素单元提供不同启动信号,进一步控制向像素单元提供的控制信号,使得同时驱动 R 行像素单元,降低像素电路的驱动过程所占用的时间,以提升刷新频率,进而延长发光时间。

[0065] 可选地,图3为本申请实施例提供的像素电路的等效电路图,如图3所示,本申请实施例提供的电流控制子电路包括:第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M5、驱动晶体管DTFT和第一电容C1,时长控制子电路包括:第六晶体管M6、第七晶体管M7和第二电容C2。

[0066] 具体的,第一晶体管M1的控制极与复位信号端RST连接,第一晶体管M1的第一极与初始信号端Vini连接,第一晶体管M1的第二极与第一节点N1连接;第二晶体管M2的控制极与电流控制扫描信号端Gate_I连接,第二晶体管M2的第一极与电流控制数据信号端Data_I连接,第二晶体管M2的第二极与第二节点N2连接;第三晶体管M3的控制极与电流控制扫描信号端Gate_I连接,第三晶体管M3的第一极与第一节点N1连接,第三晶体管M3的第二极与第三节点N3连接;第四晶体管M4的控制极与发光控制端EM连接,第四晶体管M4的第一极与第一电源端VDD连接,第四晶体管M4的第二极与第二节点N2连接,驱动晶体管DTFT的控制极与第一节点N1连接,驱动晶体管DTFT的第一极与第二节点N2连接,驱动晶体管DTFT的第二极与第三节点N3连接;第一电容C1的第一端与第一节点N1连接,第一电容C1的第二端与第一电源端VDD连接;第五晶体管M5的控制极与发光控制端EM连接,第五晶体管M5的第一极与第三节点N3连接,第五晶体管M5的第二极与第四节点N4连接,第六晶体管M6的控制极与时长控制扫描信号端Gate_T连接,第六晶体管M6的第一极与时长控制数据信号端Data_T连接,第六晶体管M6的第二极与第五节点N5连接;第七晶体管M7的控制极与第五节点N5连接,第七晶体管M7的第一极与第四节点N4连接,第七晶体管M7的第二极与发光元件Micro LED连接;第二电容C2的第一端与第五节点N5连接,第二电容C2的第二端与接地端GND连接。

[0067] 为了统一工艺流程,能够减少工艺制程,有助于提高产品的良率,驱动晶体管DTFT和开关晶体管M1~M7为相同类型,可以为P型,还可以为N型,可选地,薄膜晶体管具体可以选择底栅结构的薄膜晶体管或者顶栅结构的薄膜晶体管,只要能够实现开关功能即可。

[0068] 以本申请实施例提供的像素电路中的开关晶体管M1~M7均为P型薄膜晶体管为例,图4为本申请实施例提供的像素电路的工作时序图。如图3~4所示,本申请实施例所涉及的像素电路包括:7个开关晶体管(M1~M7),1个驱动晶体管(DTFT)、2个电容单元(C1和C2),7个输入端(Data_I、Gate_I、Data_T、Gate_T、RST、EM和Vini)和3个电源端(GND、VDD和VSS)。

[0069] 第一阶段S1,复位信号端RST的输入信号为低电平,第一晶体管M1导通,向第一节点N1提供初始信号端Vini的信号,以初始化第一节点N1。

[0070] 第二阶段S2、复位信号端RST的输入信号为高电平,第一晶体管M1截止,电流控制扫描信号端Gate_I的输入信号为低电平,第二晶体管M2和第三晶体管M3导通,向第二节点N2提供电流控制数据信号端Data_I的信号,第一节点N1和第三节点N3连通,此时,驱动晶体管DTFT导通,第二节点N2的信号向第一节点N1充电,直至第一节点N1的电位等于电流控制数据信号端Data_I的信号与阈值电压的差值,驱动晶体管DTFT截止。

[0071] 第三阶段S3、电流控制扫描信号端Gate_I的输入信号为高电平,第二晶体管M2和第三晶体管M3截止,时长控制扫描信号端Gate_T的输入信号为低电平,第六晶体管M6导通,向第五节点N5提供时长控制数据信号端Data_T的信号,第七晶体管M7导通。

[0072] 第四阶段S4、发光控制端EM的输入信号为低电平,第四晶体管M4和第五晶体管M5导通,向第二节点N2提供第一电源端VDD的信号,由于第二节点N2的电位与第一节点N1的电位差大于阈值电压,驱动晶体管DTFT导通,向第四阶段N4提供驱动电流,在第二电容C2自举作用下,第七晶体管M7仍导通,向微型发光二极管提供驱动电流,以驱动微型发光二极管发光。

[0073] 第五阶段S5、时长控制扫描信号端Gate_T的输入信号为低电平,第六晶体管M6导

通,向第五节点N5提供时长控制数据信号端Data_T的信号,第七晶体管M7导通。

[0074] 第六阶段S6、发光控制端EM的输入信号为低电平,第四晶体管M4和第五晶体管M5导通,向第二节点N2提供第一电源端VDD的信号,由于第二节点N2的电位与第一节点N1的电位差大于阈值电压,驱动晶体管DTFT导通,向第四阶段N4提供驱动电流,在第二电容C2自举作用下,第七晶体管M7仍导通,向微型发光二极管提供驱动电流,以驱动微型发光二极管发光。

[0075] 由上述分析可知,本申请实施例提供的像素电路在第二阶段和第三阶段均输入了数据信号,也就是说,每列像素单元均需要与两条数据线连接,

[0076] 具体的,图5为本申请实施例提供的显示面板的结构示意图二,如图5所示,本申请实施例提供的显示面板包括:N列数据线,第j列像素单元与第j列数据线连接,每列数据线包括:第一数据线Data1和第二数据线Data2, $1 \leq j \leq N$ 。

[0077] 具体的,第奇数个区域中的像素单元中的电流控制数据信号端Data_I与第一数据线Data1连接,第奇数个区域中的像素单元中的时长控制数据信号端Data_T与第二数据线Data2连接;第偶数个区域中的像素单元中的电流控制数据信号端Data_I与第二数据线Data2连接,第偶数个区域中的像素单元中的时长控制数据信号端Data_T与第一数据线Data1连接。

[0078] 如图5所示,当 $R=2$ 时,本申请实施例提供的显示面板还包括:第一选择电路和第二选择电路。具体的,第一选择电路包括:N个第一选择控制端MUX01~MUX0N和N个第一选择开关SW01~SW0N,第i个第一选择开关SW0i分别与第i个第一选择控制端MUX0i、第i列数据线的第二数据线Data1和第一数据端DATA1连接;第二选择电路包括:N个第二选择控制端MUXS1~MUXSN和N个第二选择开关SWS1~SWSN,第i个第二选择开关SWSi分别与第i个第二选择控制端MUXSi、第i列数据线的第二数据线Data2和第二数据端DATA2连接。

[0079] 具体的,第一数据端DATA1和第二数据端DATA2与显示面板的源极驱动电路连接。

[0080] 具体的,每个第一选择开关为晶体管,第一选择开关的控制极与第一选择控制端连接,第一极与第一数据线连接,第二极与第一数据端连接。

[0081] 具体的,每个第二选择开关为晶体管,第二选择开关的控制极与第二选择控制端连接,第一极与第二数据线Data2连接,第二极与第二数据端DATA2连接。

[0082] 需要说明的是,当 R 大于2时,显示面板需要增加数据端的信号,具体设置方式根据实际需求确定,本申请实施例对此不作任何限定。

[0083] 具体的,第奇数个区域的像素单元中的像素电路的第二阶段电流控制数据信号端的数据信号由第一数据端提供,第奇数个区域的像素单元中的像素电路的第三阶段时长控制数据信号端的数据信号由第二数据端提供。第偶数个区域的像素单元中的像素电路的第二阶段电流控制数据信号端的数据信号由第二数据端提供,第偶数个区域的像素单元中的像素电路的第三阶段时长控制数据信号端的数据信号由第一数据端提供。也就是说,可以同时向第奇数个区域的像素单元中的像素电路的电流控制数据信号端和第奇数个区域的像素单元中的像素电路的电流控制数据信号端提供数据信号。

[0084] 图6为本申请实施例提供的显示面板的结构示意图三,图7为图6对应的显示面板的工作时序图,如图6所示,本申请实施例提供的显示面板还包括:电流控制第一时钟信号端Gate_I_CLK、电流控制第二时钟信号端Gate_I_CLKB、时长控制第一时钟信号端Gate_T_

CLK、时长控制第二时钟信号端Gate_T_CLKB、发光控制第一时钟信号端EM_CLK和发光控制第二时钟信号端EM_CLKB。需要说明的是,图6和图7是以 $R=2$ 为例进行说明的。

[0085] 对于不同区域,与每个区域连接的多个移位寄存器GOA与电流控制第一时钟信号端Gate_I_CLK、电流控制第二时钟信号端Gate_I_CLKB、时长控制第一时钟信号端Gate_T_CLK和时长控制第二时钟信号端Gate_T_CLKB连接,与每个区域连接的多个发光驱动器EOA分别与发光控制第一时钟信号端EM_CLK和发光控制第二时钟信号端EM_CLKB连接。

[0086] 可选地,电流控制第一时钟信号端Gate_I_CLK的信号和电流控制第二时钟信号端Gate_I_CLKB的信号互为反相信号,时长控制第一时钟信号端Gate_T_CLK的信号和时长控制第二时钟信号端Gate_T_CLKB的信号互为反相信号,发光控制第一时钟信号端EM_CLK的信号和发光控制第二时钟信号端EM_CLKB的信号互为反相信号。

[0087] 具体的,如图7所示,两个发光控制扫描启动信号端的输入信号相同,两个时长控制扫描启动信号端的输入信号相同,两个电流控制扫描启动信号端的输入信号相同,图7中的Gate_T(i)表示第i个移位寄存器的输出信号,即向第i行像素单元的像素电路中的时长控制扫描信号端提供的信号,Gate_I(i)表示第i个移位寄存器的输出信号,即向第i行像素单元的像素电路中的电流控制扫描信号端提供的信号,EM(i)表示第i个发光驱动管的输出信号,即向第i行像素单元的像素电路中的发光控制端提供的信号。

[0088] 需要说明的是,移位寄存器和发光驱动器的结构以及工作过程为本领域技术人员公知,在此不再赘述。

[0089] 基于同一发明构思,本申请一些实施例还提供一种显示装置,包括:显示面板。

[0090] 优选地,该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0091] 其中,显示面板为前述实施例提供的显示面板,其实现原理和实现效果类似,在此不再赘述。

[0092] 本发明实施例附图只涉及本发明实施例涉及到的结构,其他结构可参考通常设计。

[0093] 虽然本发明所揭露的实施方式如上,但所述的内容仅为便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属领域内的技术人员,在不脱离本发明所揭露的精神和范围的前提下,可以在实施的形式及细节上进行任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

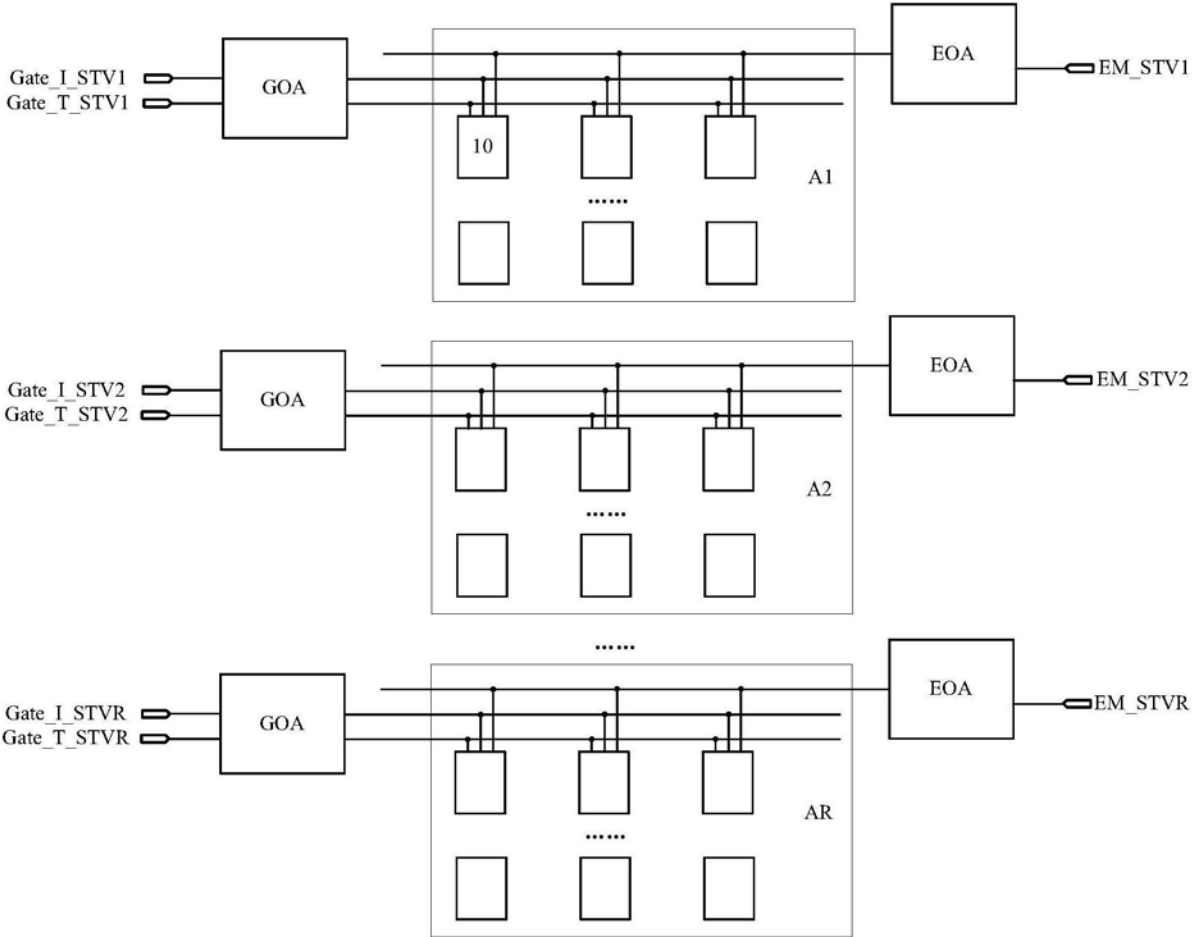


图1

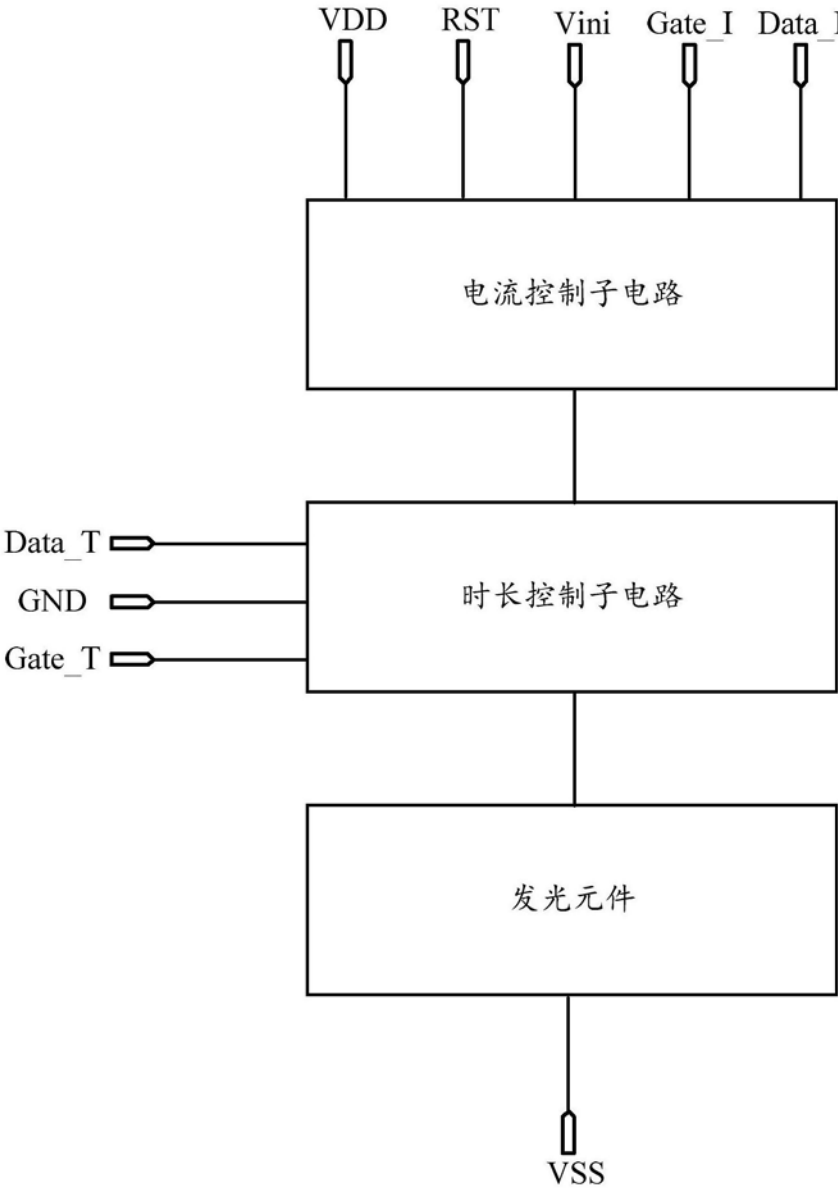


图2

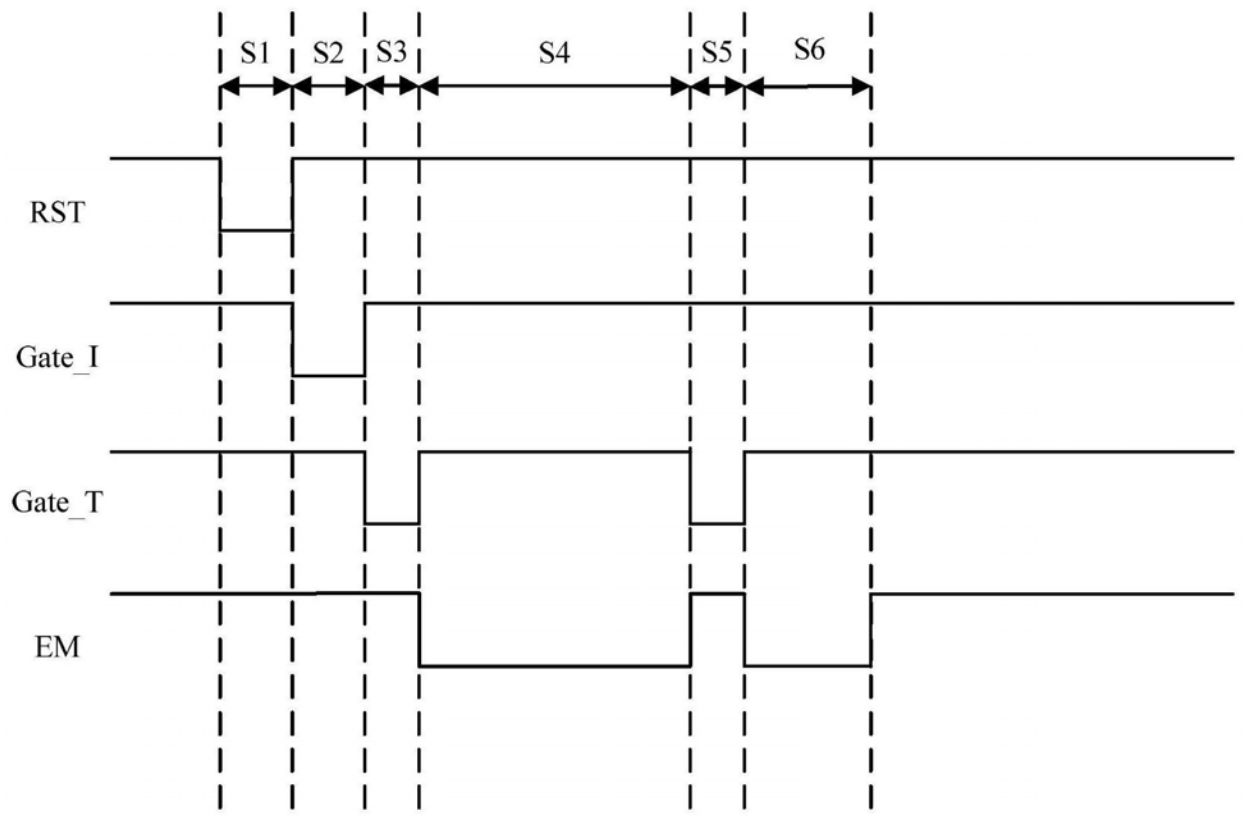


图4

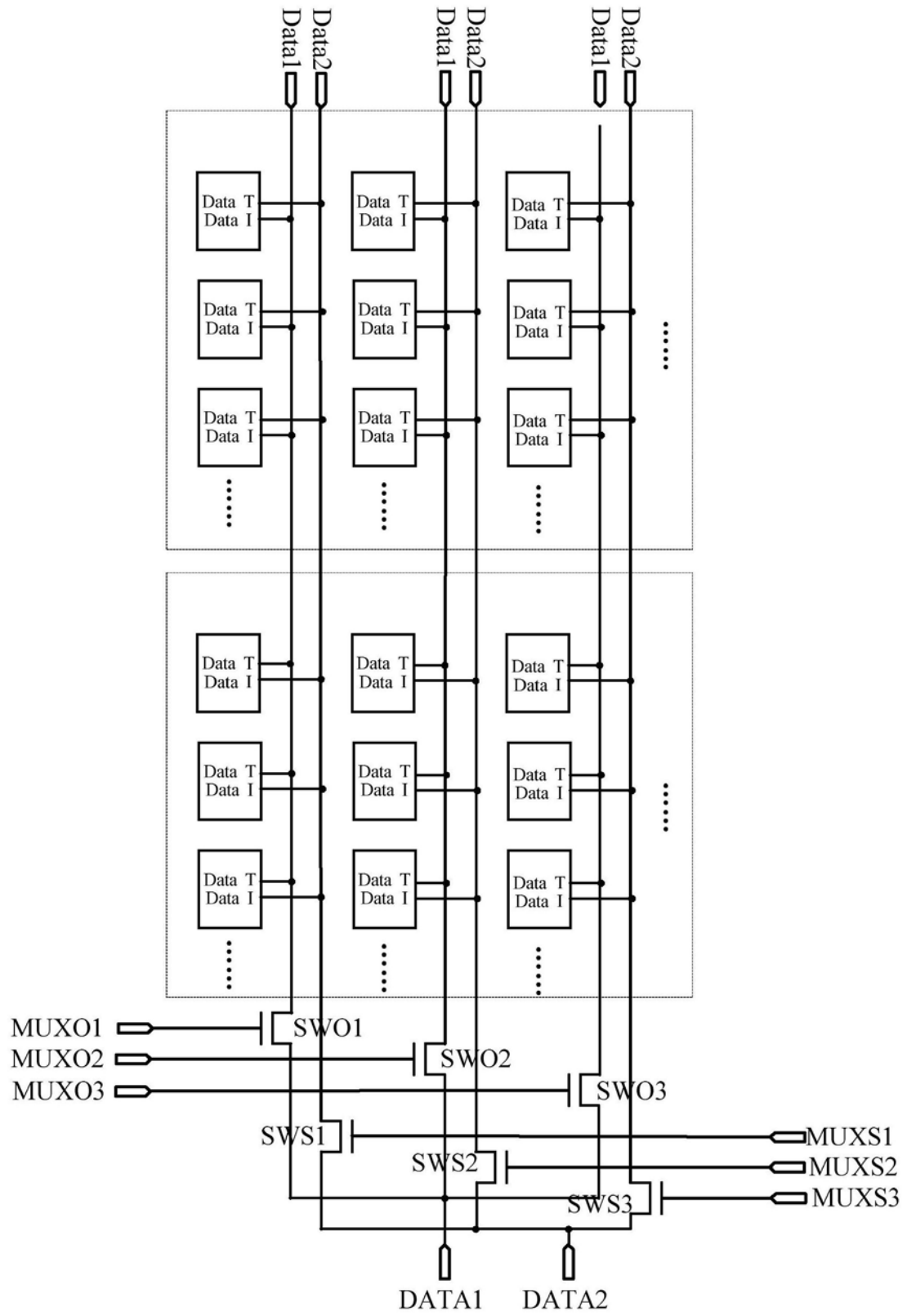


图5

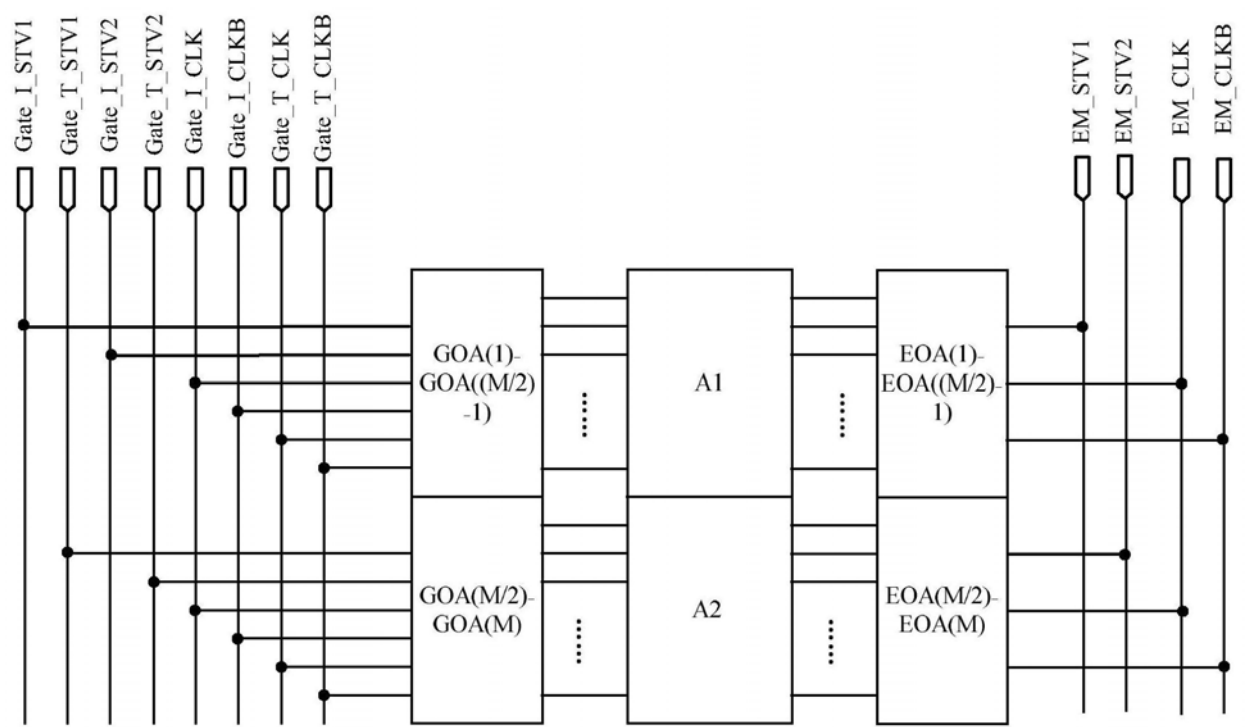


图6

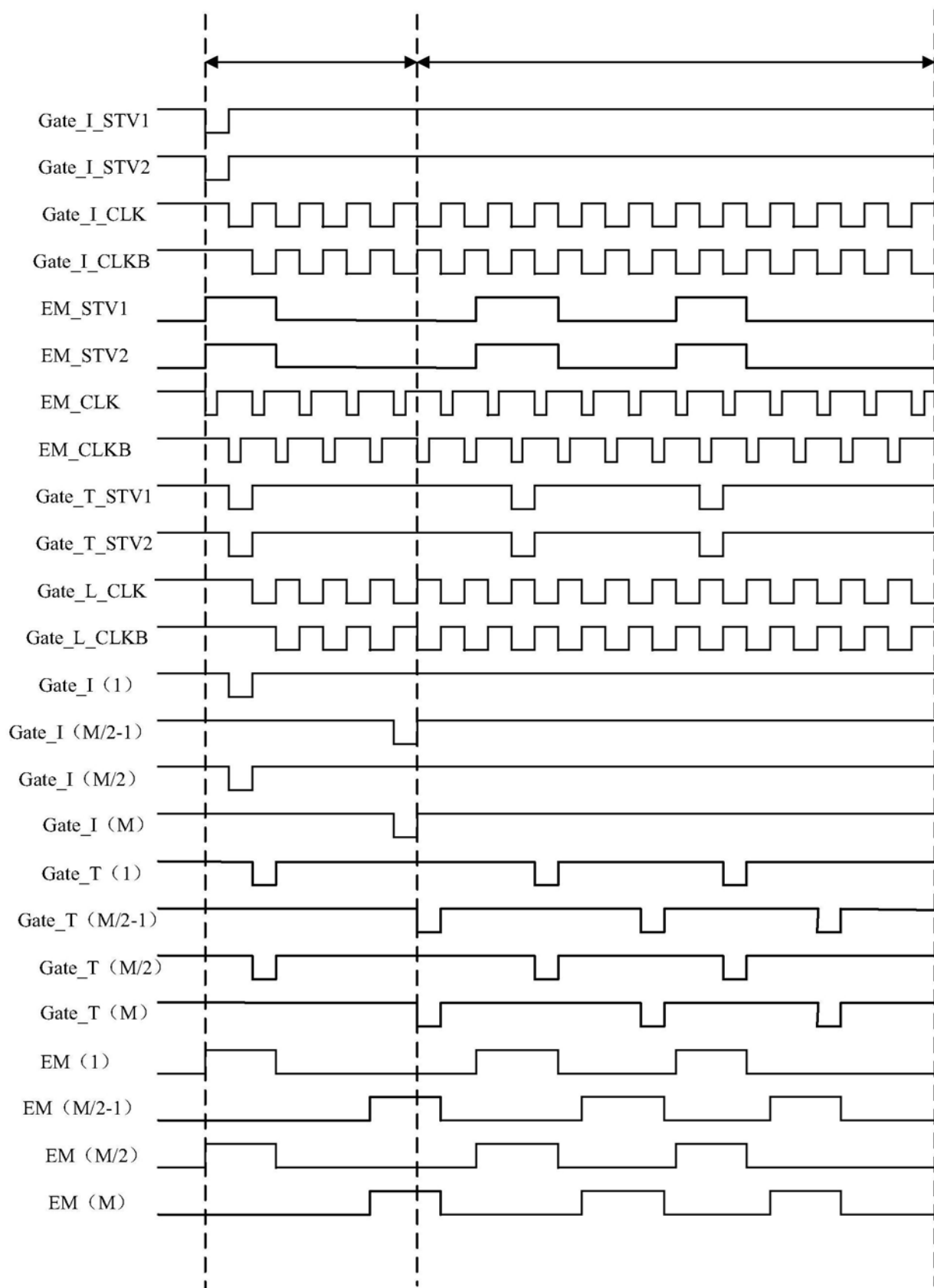


图7

专利名称(译)	一种显示面板和显示装置		
公开(公告)号	CN110310594A	公开(公告)日	2019-10-08
申请号	CN201910661832.0	申请日	2019-07-22
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	郑皓亮 玄明花 刘冬妮 丛宁 张振宇 袁丽君 欧阳义 商广良		
发明人	郑皓亮 玄明花 刘冬妮 丛宁 张振宇 袁丽君 欧阳义 商广良		
IPC分类号	G09G3/32		
CPC分类号	G09G3/32		
代理人(译)	解婷婷 曲鹏		
外部链接	Espacenet SIPO		

摘要(译)

一种显示面板和显示装置，该显示面板包括：M行N列像素单元，显示面板沿列方向被划分为R个区域，第i个区域包括：第 $1+M(i-1)/R$ 行～第 Mi/R 行像素单元，显示面板还包括：M个移位寄存器、M个发光驱动器、R个发光控制扫描启动信号端、R个时长控制扫描驱动信号端和R个电流控制扫描启动信号端；其中，第i行像素单元分别与第i个移位寄存器和第i个发光驱动器连接，第i个区域中的第一行像素单元所连接的发光驱动器与第i个发光控制扫描启动信号端连接，所连接的移位寄存器分别与第i个时长控制扫描驱动信号端和第i个电流控制扫描启动信号端连接。本申请能够减少像素单元中像素电路的驱动过程所占时间，以增加Micro LED发光时间。

